

IMP Series 驅動函式庫 整合測試環境使用手冊

版本: V.1.00

日期:2013.05

http://www.epcio.com.tw

目 錄

第一章	概論	3
第二章	人機界面使用說明	4
2.1	概述	4
2.2	說明	5
第三章	IMP 快速测试程式	13
3.1	系統基本安裝步驟	
3.2	八軸同動脈波輸出控制測試	14
3.3	八軸同動電壓輸出閉迴路控制測試	
3.4	LIO 輸出入測試	21
3.5	ARIO 輸出入測試	
3.6	ADC 輸入測試	
3.7	DAC 輸入測試	
第四章	參數設定與功能說明	32
4.1	主功能選項	
4.2	SYSTEM PARAMETER 功能選項	
4.3	PGE 主功能選項	
4.4	ENC 主功能選項	
4.5	PCL 主功能選項	
4.6	LIO 主功能選項	
4.7	ARIO 主功能選項	60
4.8	DAC 主功能選項	
4.9	ADC 主功能選項	



第一章 概論

本手冊為 IMP 驅動函式庫測試程式使用手冊,讀者可由此使用說明了解如 何使用此 IMP 驅動函式庫測試程式及參數值的設定,可用以測試由 IMC 所設計 開發之 IMP 系列運動控制平台及遠端輸出入控制子板。

本測試程式可在 Win98se/Win2000/WinXP(32-bit)/WIN7(32/64-bit)作業平台 下執行,執行時請放置安裝光碟,執行安裝光碟動作目錄下之 IDDLTester4IMP.exe 檔案,即可進入測試程式人機界面。



第二章 人機界面使用說明

2.1 概述

人機界面顯示畫面分為驅動函式庫功能測試與參數設定頁面,驅動程式功能 測試頁面 (圖 2.1-1) 及說明如下所示:

- (1)主功能選擇區
- (2)設定選擇區
- (3)狀態顯示區
- (4)訊息欄

	(2)設定選擇區			(1)主	功能選擇區	
Parameter IMP IL	DDL Test Environm	en Initial	Run.	×	Close	Quít
Pulse Generator Encoder Posiotic Channel Target PGE 0 0 PGE 1 0 PGE 2 0 PGE 3 0 PGE 4 0 PGE 5 0 PGE 6 0 PGE 7 0	n Control Digital to Analog Anal Running 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	log to Digital Local Imput Stock	Pulse Counter Pulse Counter 0 0 0 0 0 0 0 0 0 0 0 0 0	1		
(4)訊	息	(3)狀	態顯示			

圖 2.1-1

參數設定頁面 (圖 2.1-2) 及說明如下所示:

(5)功能切換頁

(6)參數設定區



	(5)功能切換頁
rameter	
System FGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO IPO Time 50 ms Min. Stock 10 Cycle Interrupt Image: Cycle Interrupt Axis 0 Format CW/CC' Inverse A Inverse B Swap AB Enable Image: Cycle Interrupt Pulse 1001 Time 10 Repeat Times 10 Reverse Image: Cycle Interrupt	LIO LED Trigger ARIO Enable PGE Axis 4 Format CWACC' Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse Reverse I
Axis 1 Format CWACC' T Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse V	Axis 5 Format CWACC1 - Inverse A I Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse Reverse V
Axis 2 Format CW/CC' Inverse A I Inverse B Swap AB Enable I Pulse 1001 Time 10 Repeat Times 10 Reverse I	Avis 6 Format CWACC1 ▼ Inverse A Inverse B Swap AB Enable ▼ Pulse 1001 Time 10 Repeat Times 10 Reverse ▼
Axis 3 Format CWACC' Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse Reverse Inverse Invers	Axis 7 Format CW/CC ¹ Inverse A B Swap AB Enable Pulse 1001 Time 10 Repeat 10 Reverse (C) A by the by the box
	(6)參數設定 OK Cancel

圖 2.1-2

2.2 說明



(2)參數功能切換頁

包括 System, PGE, ENC, PCL, DAC, ADC, LIO, ARIO 等功能選項, 參數設定請參考第4章各節詳細說明。



(3)狀態顯示區
(a)PGE 顯示區(如圖 2.2-1 所示) Target:命令總筆數。 Target=Times × Repeat Runnung:實際執行命令筆數。 Stock:FIFO 中的命令筆數。 Pulse Counter:實際送出之 Pulse 數。 請參考 4.3 節 PGE 功能選項各節說明。

💣 IDDL Teste	r Program ¥.5.08						
Parama	IMP IDDL	Test Environm	nent Initial	Ran.	×	Close	Quit
Pulse Generator	Encoder Posiotion Cont	rol Digital to Analog Ana	alog to Digital Local Input/	Output Async RIO	1		
Channel	Target	Running	Stock	Pulse Counter			
PGE O	0	0	0	0			
PGE 1	0	0	0	0			
PGE 2	0	0		0			
PGE 3	0	0		0			
PGE 4	0	0	0	0			
PGE 5	0	0	0	0			
PGE 6	0	0	0	0			
PGE 7	0	0		0			

圖 2.2-1



(b)ENCODER 顯示區(如圖 2.2-2 所示)
Index : Index Status。
Counter : ENCoder Counter 的讀回值。
Latch : 中斷之 Latch 栓鎖值。
Comparator. : ENCoder 預設之 Compare 值。
Index Int. : Index 中斷次數。
Comparator Int. : Compare 中斷次數。
請參考 4.4 節 ENCoder 主功能選項各節說明。

💣 IDDL Tester	r Program ¥.5.08						
Paramet	📴 IMP IDDL	Test Envir	onment 📶	itial Ru	m. 🗡	Close	Quit
Pulse Generator	Encoder Posiotion Con	ntrol Digital to Analog	Analog to Digital	Local Input/Output A	syme RIO		
Channel	Index	Counter	Latch	Comparator	Index Int	Comparator Int.	
ENC 0	0	0	0	0	0	0	
ENC 1	0	0	0	0	0	0	
ENC 2	0	0	0	0	0	0	
ENC 3	0	0	0	0	0	0	
ENC 4	0	0	0	0	0	0	
ENC 5	0	0	0	0	0	0	
ENC 6	0	0	0	0	0	0	
ENC 7	0	0	0	0	0	0	

圖 2.2-2



(c)PCL 顯示區(如圖 2.2-3 所示)
Error Counter: Error Counter 值。
Error Voltage: 閉迴路輸出之電壓值。
OV Threshold: Over flow 之門檻值。
Plus OV Int: 正向 Over flow 中斷次數。
Minus OV Int: 負向 Over flow 中斷次數。
請參考 4.5 節 PCL 主功能選項各節說明。

📸 IDDL Tester Program V.5.08											
Parame	ier IMP	IDDL	Tes	t Enviro	nment	Initial	Run.	×	Close	Quit	
Pulse Generator	Encoder Por	siotion Cont	rol Dig	ital to Analog	Analog to Dig	zital Local Input∦	Output Async RI	0]			
Channel	Error Counter	Error Vol	ltage O	V Threshold	Plus OV Int	Minus OV Int	P Gain	I Gain	D Gain	FF Gain	
PCL 0	0		0	0	0	0	— <u> </u>		<u> </u>	<u> </u>	
PCL 1	0			0	0	0	—J—	Ţ	<u> </u>	J	
PCL 2	0		0	0	0	0	—J—	<u> </u>	J	J	
PCL 3	0		0	0	0	0	—J—	J	J	J	
PCL 4	0		0	0	0	0	— J—	J		J	
PCL 5	0			0	0	0	— J—				
PCL 6	0			0	0	0	— J				
PCL 7	0			0	0	0					
						,					

圖 2.2-3



(d)DAC 輸出值顯示區(如圖 2.2-4 所示)

Output Voltage: 各 Channel DAC 軟體命令輸出值。 Trigger Voltage: 各 Channel DAC 觸發電壓輸出值。

請參考 4.8 節 DAC 主功能選項各節說明。

💣 IDDL Tester Program ¥.5.0	08	
Parameter IMP I	DDL Test Environment Initial Run. 🛪 🕻	Close Quit
Pulse Generator Encoder Posioti	tion Control [Digital to Analog] Analog to Digital Local Input/Output Async RIO	
Channel Output Voltage	Trigger Voltage	
DAC 0 0		
DAC 1 0		
DAC 2		
DAC 3		
DAC 4		
DAC 5		
DAC 6		
DAC 7 0		

圖 2.2-4



(e)ADC 顯示區(如圖 2.2-5 所示)

Compare Voltage: 各 Channel Compare Voltage 設定值。 Interrupt Count: 各 Channel Compare 中斷次數。 Input Voltage: 各 Channel ADC 輸入值。 請參考 4.9 節 ADC 主功能選項各節說明。

💏 IDDL Tester	r Progra	m ¥.5.08								
Paramet	<u>er</u>	MP ID	OL T	est En	vironment	Initial	Ran.	×	Close	Quit
Pulse Generator	Encode	r Posiotion	Control	Digital to A	nalog Analog to D	gital Local Input/	Output Async RI	0		1
Channel	Compa	are Voltage	Interru	pt Count	Input Voltage					
ADC 0		0		0	0					
ADC 1		0		0	0					
ADC 2		0		0	0					
ADC 3		0		0	0					
ADC 4		0		0	0					
ADC 5		0		0	0					
ADC 6		0		0	0					
ADC 7		0		0	0					

圖 2.2-5



(f)LIO 顯示區(如圖 2.2-6 所示)

 ①Limit Switch Plus / Limit Switch Minus / Home Sensor OTP / OTN / HOME: 各 Channel Local Input 的輸入狀態。
 Interrupt Count: 各 Channel Local Input 中斷發生之計數值。
 請參考 4.6 節 LIO 主功能選項各節說明。

②Servo On-Off / LED

SERVO / LED:各 Channel Local Output 的輸出狀態。

請參考 4.6 節 LIO 主功能選項各節說明。



圖 2.2-6



(g)Async RIO 顯示區(如圖 2.2-7 所示)

本顯示區共有8組 Slave Group,每組 Slave Group 各含有4站 Slave Node (Node 0~Node 3、Node 4~Node7、Node8~Node 11、Node 12~Node 15、Node 16~Node 19、Node 20~Node 23、Node 24~Node 27、Node 28 ~Node 31),每個 Slave Node 均各具有 16 點輸出/輸入,各點輸出入狀 態之編號以 16 bits 表示法(0~F)示之。 請參考 4.7 節 ARIO 主功能選項說明。



圖 2.2-7



第三章 IMP 快速測試程式

3.1 系統基本安裝步驟

- A、安裝時請將系統電源關閉,包含電腦,馬達等。
- B、確定所使用的 PC PCI Bus 擴充插槽(SLOT)是完整之 32 bits 擴充插槽。
- C、將 IMP 系列運動控制卡插入 PCI Bus 中並固定。
- D、將週邊電路配好並經由 SCSI 接頭插入運動控制卡,再鎖上螺絲固定。 (週邊電路配線可參考 IMP-2 硬體使用手冊)
- E、確定電腦及其連接驅動之馬達,I/O 模組等均需確實接地;使電腦,馬達及I/O 等週邊模組均在同一參考電位,以免啟動時因為地面參考電位 不同而造成系統損壞。
- F、啟動電腦。
- G、安裝啟動本卡所附之測試程式。(進入 Windows 模式,在已安裝好之目錄下執行 IDDLTester4IMP.exe 檔案)



3.2 八軸同動脈波輸出控制測試

3.2.1 硬體接線

參考系統 3.1 節基本安裝步驟及以下說明,以 IMP-2 控制平台為例,下圖 3.2-1 為 IMP-2 與脈波控制型伺服馬達/步進馬達系統連接圖。 (請參考 IMP-2 硬體使用手冊之八軸同動/不同動脈波輸出控制)



圖 3.2-1

 PAPn、PANn、PBPn、PBNn為第n組開迴路控制機制之脈波命令輸出 訊號,分別接至第n組 Servo Drive 之 P+,P+/,P-,P-/,如圖所示(請參閱 Servo Drive 之使用手冊),另外為了觀察馬達運轉情形,可將該組馬達伺服 器之編碼器輸出端自 EANn、EAPn、EBNn、EBPn、ECPn、ECNn 接入 IMP-2。

 建議上面這十條線均使用對角線以降低共模雜訊,另外如圖所示使用隔 離網將這十條線與外界隔離,以降低外界對傳輸之干擾。

將隔離網一端與 IMP-2 之 SCSI II 100PIN 接頭外殼對接,另一端與 Servo
 Drive 之大地對接,並確定 PC 及 Servo Drive 都有接大地。

(註: SCSI II 100PIN 接頭外殼與 PC 外殼對接,而外殼通常與大地對接)

■ 重要---須有一條地線將 Servo Drive 之大地與 IMP-2 之 AGND 對接。 (這點非常重要,因為有可能造成致命損壞)



- 3.2.2 測試
 - A、啟動電腦及執行測試程式。
 - B、設定 PGE Pulse Format。

→確定脈波型馬達驅動器之脈波輸入格式,將其設定至運動控制卡。 (進入 PGE 之 Pulse Format,選擇各軸適當脈波格式後按 OK)

C、設定 ENC Input Format。

→確定脈波型馬達驅動器之馬達編碼器迴授脈波格式,將其設定至運動 控制卡。(進入 ENC,設定各軸脈波格式,按 OK;若為 A/B phase 格式, 還可設定乘倍率)

D、確定運動控制卡之 Emergency Stop 輸入點不會動作。

(參考 IMP-2 硬體使用手冊)

E、設定 Pulse Command 頁面。

→進入 Parameter PGE 頁面, Pulse Command 的設定方法如下

(圖 3.2-2)。

Parameter
System FGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO LIO LED Trigger ARIO
IPO Time 50 ms Min. Stock 10 Cycle Interrupt 🔽 Enable PGE 🔽
- Axis 0
Format CW/CC' Inverse A I Inverse B Swap AB Enable V Format CW/CC' Inverse A I Inverse B Swap AB Enable V
Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽 Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽
Format Chicco Inverse A Inverse B Swap AB Enable V Format Chicco Inverse A Inverse B Swap AB Enable V
ruse jana inne ja Repeat innes ja ruse jana inne ja Repeat innes ja ruse jana inne ja
Axis 2
Format CW/CC' Inverse A I Inverse B Swap AB Enable V Format CW/CC' Inverse A I Inverse B Swap AB Enable V
Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽 Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽
Axis 3 Axis 7
Format CW/CC' Inverse B Swap AB Enable Format W/CC' Inverse B Swap AB Enable P
Pulse 1001 Time 10 Repeat Times 10 Reverse V Pulse 1001 Time 10 Repeat Times 10 Reverse V
OK Cancel

圖 3.2-2

→進入 Parameter PGE 頁面, Pulse Command 設定方式如下:

■ 當設定 Pulse=X, Timer=Y, Repeat=Z, Reverse 不選取時其意義為軟體 發送 Z 個迴圈,其中每個迴圈中包含了 Y 個 PGE Command,而每一 PGE Command 送出 X Pulses。所以當 PGE 完成輸出後,將有 X 乘 Y 乘 Z 個 Pulse 輸出。



■ 上述之情況執行時在 PGE 狀態顯示區(如圖 3.2-3 所示)的 Target 欄會顯示(X × Y)個 Command, Pulse Counter 欄會顯示目前 Counter 值,且最終顯示(X × Y × Z)個 Pulse。若選取 Reverse,每筆 Pulse Command 將以正負向交替方式送出。

舉例:若設定 Pulse=1001, Times=10, Repeat=10, Reverse 不選取,執 行時 Target 欄會顯示(10×10=100)個 Command, Pulse Counter 欄部分會顯示目前 Counter 值且最終顯示為(10×10×1001= 100100)個 Pulse。

■ 圖 3.2-2 中 Pulse=X, Timer=Y, Repeat=Z, Reverse 選取時,則軟體發送Z個迴圈,其中第一個迴圈中包含了Y個PGE Command 而每一PGE Command為 X Pulses(正轉),第二個迴圈中包含了Y個PGE Command,每一個PGE Command為-X Pulses(-表反轉),第三個迴圈中包含了Y個PGE Command,而每一PGE Command為 X Pulses(正轉),第四個迴圈中包含了Y個PGE Command,每一個PGE Command為-X Pulses(-表反轉).....如此一迴圈正轉一迴圈反轉直至最後一迴圈輸出。所以當PGE Engine 完成輸出後,其 Pulse 淨輸出數為X乘Y乘Z個(當Z為奇數),或為0(當Z為偶數))。
 ■ 上述之情況執行時在 Target 欄會顯示(Y×Z)個 Command,Pulse Counter 欄會顯示目前 Counter 值且最終會顯示(X×Y×Z)個 Pulse 或0個Pulse。

IDDL Tester	Program							
^p arameli	📷 IMP IDDL	Test Enviro	nment 🛛	nitial	Run.	×	Close	Quit
ulse Generator	Encoder Posiotion Cont	rol Digital to Analog A	Analog to Digita	l Local Input/	Output Async RIO			
Channel	Target	Running	:	Stock	Pulse Counter			
PGE 0	100	0		0	0			
PGE 1	100	0		0	0			
PGE 2	100	0		0	0			
PGE 3	100	0		0	0			
PGE 4	100	0		0	0			
PGE 5	100	0		0	0			
PGE 6	100	0			0			
PGE 7	100	0		0	0			
ialization is s	successful !							

圖 3-2.3



- F、啟動(Initial)。
- G、若為連接伺服馬達驅動器,先切換至 Local Input/Output 將欲控制之伺服軸 SERVO 輸出開啟(On),再執行(Run)。
- H、執行結束之後按 Stop(X)。



3.3 八軸同動電壓輸出閉迴路控制快速測試

3.3.1 硬體接線

參考系統 3.1 節基本安裝步驟及以下說明,以 IMP-2 卡為例,如下圖 (圖 3.3-1)為 IMP-2 與速度控制型伺服馬達系統連接圖。

(請參考 IMP-2 硬體使用手冊之八軸同動/不同動電壓輸出閉迴路控制)



圖 3-3.1

■ DACn 為第 n 組閉迴路控制機制之速度命令輸出(以電壓命令型式輸出),須接至第 n 組 Servo Drive 之 V_{cmd}(Velocity Command)輸入點,而 DACn 之地點—AGND 須與該組 V_{cmd}之地點—GND 對接。

■ Servo Drive 之馬達編碼器訊號(A/B/Z 訊號),須以 Differential 型式接回 IMP-2(如圖 3.3-1 所示),建議 A、A/與 B、B/與 Z、Z/這三組訊號均使用對絞線以降低共模雜訊,另外如圖 3.3-1 示,使用隔離網將這三組線與外界隔離,以降低外界對傳輸之干擾。

■ 將隔離網一端與 IMP-2 之 SCSI II 100PIN/40PIN 接頭外殼對接,另一 端與 Servo Drive 之大地對接,並確定 PC 及 Servo Drive 都與大地相接。(註: SCSI II 100PIN 接頭外殼與 PC 外殼對接,而 PC 外殼通常與大地對接)

■ 重要---須有一條地線將 Servo Drive 之大地與 IMP-2 之 AGND 對接。(這點非常重要,因為有可能造成致命損壞)



- 3.3.2 測試
 - A、啟動電腦及執行測試程式。
 - B、確定馬達驅動器之驅動命令輸入格式為速度型(-5V~5V)
 - C、設定 ENC Input Format。
 - →確定馬達驅動器之馬達編碼器迴授格式,將其設定至運動控制卡。 (進入 Parameter ENC 頁面,設定各軸脈波格式,按 OK。若為 A/B phase 格式,還可設定乘倍率)
 - D、確定運動控制卡之 Emergency Stop 輸入點不會動作。

(參考 IMP-2 硬體使用手冊)

E、設定 Pulse command (如圖 3.3-2 所示)

Parameter	
System FGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO	LIO LED Trigger ARIO
IPO Time 50 ms Min. Stock 10 Cycle Interrupt 🔽	Enable PGE 🔽
Axis 0	Axis 4
Format CW/CC' Inverse A T Inverse B Swap AB F Enable 🔽	Format CW/CC' Inverse A Inverse B Swap AB Enable V
Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽	Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽
Axis 1	Axis 5
Format CW/CC' Inverse A T Inverse B Swap AB F Enable 🔽	Format CW/CC' Inverse A T Inverse B Swap AB F Enable 🔽
Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽	Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽
_Axis 2	Axis6
Format CW/CC' Inverse A T Inverse B Swap AB F Enable 🔽	Format CW/CC' Inverse A T Inverse B Swap AB Enable V
Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽	Pulse 1001 Time 10 Repeat Times 10 Reverse 🗸
- Axis 3	Axis 7
Format CW/CC' Inverse A T Inverse B Swap AB Enable 🔽	Format CW/CC' Inverse A T Inverse B Swap AB F Enable V
Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽	Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽
	31
	OK Cancel

圖 3.3-2

→進入 Parameter PGE 頁面, Pulse Command 設定方式如下:

■ 當設定 Pulse=X, Times=Y, Repeat=Z, Reverse 不選取時其意義為軟 體發送 Z 個迴圈,其中每個迴圈中包含了 Y 個 PGE Command 而每一 PGE Command 為送出 X 個 Pulse。所以當 PGE Engine 完成輸出後,將有 X 乘 Y 乘 Z 個 Pulse 輸出至閉迴路位置控制機制(PCL)並轉換為速度命令輸出值。 當 DAC 命令源設定為硬體 PCL 時,速度命令再轉換為實際之類比電壓驅 動馬達於閉迴路控制狀態下以相應之速度最終行走(X × Y × Z)個 Pulse 之距 離。



■ 上述之情況執行時在 PGE 顯示區上的 Target 欄(如圖 3.3-3 所示)會顯示 (Y × Z)個 Command, Pulse Counter 欄顯示目前 Counter 值,且最終將顯示 (X × Y × Z)個 Pulse,若選取 Reverse,每筆 Pulse Command 將以正負向交替 方式送出。。

■ 當設定 Pulse=X, Times=Y, Repeat=Z, 選取 Reverse,則軟體發送Z 個迴圈,其中第一個迴圈中包含了Y個 PGE Command 而每一 PGE Command 為X Pulses (正轉),第二個迴圈中包含了Y個 PGE Command, 每一 PGE Command 為-X Pulses(-表反轉),第三個迴圈中包含了Y個 PGE Command,每一 PGE Command 為X Pulses(正轉)第四個迴圈中包含了Y 個 PGE Command,每一 PGE Command 為-X Pulses(-表反轉).....如此一迴 圈正轉一迴圈反轉直至最後一迴圈輸出。所以當 PGE Engine 完成輸出至閉 迴路控制機制,其馬達最終行走 Pulse 淨輸出數為X乘Y乘Z個(當Z為奇 數),或為0(當Z為偶數)。

💣 IDDL Tester	Program						
Paramet	🗾 IMP IDDL	Test Environi	nent Initial	Ran.	×	Close	Quit
Pulse Generator	Encoder Posiotion Cont	rol Digital to Analog An	alog to Digital Local Input/	Output Async RI	<u>)</u>		
Channel	Target	Running	Stock	Pulse Counter			
PGE 0	100	0		0			
PGE 1	100	0		0			
PGE 2	100	0		0			
PGE 3	100	0		0			
PGE 4	100	0		0			
PGE 5	100	0		0			
PGE 6	100	0		0			
PGE 7	100	0	0	0			
Initialization is s	uccessful !						

圖 3.3-3

 ■ 上述之情況執行時在 Target 欄會顯示(Y×Z)個 Command, Pulse Counter 欄會顯示目前 Pulse Count 值且最終會顯示(X×Y×Z)個 Pulse 或0個 Pulse。
 ■ 圖 3.3-3 中 Pulse=1001, Times=10, Repeat=10, Reverse 選取,所以執 行時在 Target 欄會顯示(10×10=100)個 Command, Pulse Counter 欄會顯示 目前 Count 值,且最終將顯示為0個 Pulse (因 repeat=10 為偶數)



F、啟動(Initial)。

- G、切換至 Local Input/Output 將欲控制之伺服軸 SERVO 輸出開啟(On), 再執行(Run)。
- H、執行結束後(馬達停止),切換至 Position Control,若各軸 Error Count
 最終值不為0,調整各軸 offset 調整鈕,使各軸 PCL Error Count 欄之值
 為0,如此下次執行時其值便會為0±1。
- I、按 Stop(X)停止執行。



3.4 LIO 輸出入測試

3.4.1 硬體接線

參考系統 3.1 節基本安裝步驟及以下說明,以 IMP-2 為例,以下為 LIO 之輸入(如圖 3-4.1、圖 3-4.2 所示)及輸出(如圖 3.4-3 所示)系統連接圖。 (請參考 IMP-2 近端輸出入點配接)

3.4.1.1 輸入部份配線

- ◎ 下面以 HOM1 輸入點為例說明,其他輸入點類推。
- ◎ 當開關導通時,光耦合器啟動,此時 IMP 認定輸入為0。



接線1:Source Input Type

圖 3-4.1





接線2:Sink Input Type

圖 3-4.2

3.5.1.2 輸出部份配線



圖 3.4-3

◎上方電路是以 SVON1 輸出點為例,為 sink output 架構,其他輸出點類推。
 ◎當輸出訊號為 0 時,電晶體(達靈頓驅動級)導通,負載動作。
 ◎每個輸出點驅動最大負載能力為 60mA,無負載狀況時將勿將 24V 電源



直接接上輸出點。

◎當負載為 RELAY 時,因達靈頓電晶體內部有瞬間過電壓保護二極體,無 須外接保護二極體來吸收突波雜訊。

3.4.2 測試

- A、啟動電腦及執行測試程式。
- B、勾選 Servo On/Off 之 On/Off 選項,可開啟或關閉伺服驅動器 SVON 點。
- C、勾選 LED On/Off 之 On/Off 選項,可開啟或關閉 IMP-2 上 8 顆 LED。

D、觸發 OT+、OT-、HOME 開闢,可記錄中斷次數及監控輸入點狀態。



圖 3-4.3



3.5 ARIO 輸出入測試

3.5.1 硬體接線

參考系統 3.1 節基本安裝步驟及以下說明,以 IMP-2 為例,圖 3-5.1 為 IMP-2 與 1 組 ARIO 之系統連接圖。

(請參考 IMP-2 硬體使用手冊之遠端輸出入(ARIO)配接線)



圖 3-5.1



3.5.2 測試

- A、啟動電腦及執行測試程式。
- B、設定 ARIO Slave Node Enable

→進入 Parameter ARIO 頁面,選擇欲連接測試之 Slave Node 數 (Slave Node Enable)。

- C、點選初始化(Initial);點選執行(Run)。
- D、進入 Async RIO 頁面,勾選 Output Status 上端的核選方塊,則 Output Status 相對應的提示燈反紅, ARIO 上 Output 端相對應的 LED 則導通。 (請參考圖 3-5.2)



圖 3-5.2



E、按下 ARIO 上 In0~In15 的按鍵開關,則 Input Status 上的相對應的提示燈反紅,ARIO 上 Input 端相對應的 LED 則導通。(請參考圖 3-5.3)



圖 3-5.3



3.6 ADC 輸入測試

3.6.1 硬體接線

參考系統 3.1 節基本安裝步驟及以下說明,以 IMP-2 卡為例,圖 3-6.1 為 IMP-2 之 ADC 輸入系統連接圖。

(請參考 IMP-2 硬體使用手冊之 ADC 配線及說明)



圖 3-6.1



3.6.2 測試

- A、啟動電腦及執行測試程式。
- B、輸入電壓範圍為-5V~5V 請將 IMP-2 運動控制卡設定為 Bipolar 模式; 若輸入電壓範圍為 0V~10V 請將 IMP-2 運動控制卡設定為 Unipolar 模式。(請參考 IMP-2 硬體使用手冊之 ADC 配線及說明)
- C、設定 ADC Converter mode 使其與硬體電路板設定相同
 - →進入 Parameter ADC 頁面,設定 Bi/Unipolar。(如圖 3-6.2)
- D、勾選 Enable ALL, 啟動 ADC 功能。

Parameter				
System PGE E	NC0/1/2/3 ENC4/5/6/7 PCL DAC ADC L	IO LIO LED Trigger	ARIO	
	CONVERENT MODE Diposing	~		
Compose Int	Company Voltany 0 Company Mode MONE	Company Int	Company Voltany	Company Mode MONE
Enable 🔽	Compare votage - Compare votage - Compare votage		Compare vonage 1-	Compare Mone Month
Channel 1		Channel 5		
Compare Int 🥅	Compare Voltage 0 Compare Mode NONE	▼ Compare Int □	Compare Voltage	Compare Mode NONE 💌
Enable 🔽		Enable 🔽		
Channel 2		Channel 6		
Compare Int 🥅	Compare Voltage 0 Compare Mode NONE	Compare Int	Compare Voltage	Compare Mode NONE 💌
Enable 🔽		Enable 🔽		
Channel 3		Channel 7		
Compare Int 🦵	Compare Voltage 0 Compare Mode NONE	▼ Compare Int □	Compare Voltage	Compare Mode NONE 💌
Enable 🔽		Enable 🔽		
<u>, 87</u>]		OK Cancel

圖 3-6.2



F、初始化(Initial)、執行(Run)。觀察 ADC 欄之輸入電壓值

(如圖 3-6.3 所示)

💣 IDDL Tester Program ¥.5.08		
Parameter IMP ID	DL Test Environment Initial Run. 🛪 Close Q	ait)
Pulse Generator Encoder Posiotion	n Control Digital to Analog (Analog to Digital Local Input/Output Async RIO	
Channel Compare Voltage	Interrupt Count Input Voltage	
ADC 0		
ADC 1 0	0 0	
ADC 2	0 0	
ADC 3	0 0	
ADC 4	0 0	
ADC 5	0 0	
ADC 6	0 0	
ADC 7	0 0	

圖 3-6.3



3.7 DAC 輸出測試

3.7.1 硬體接線

參考系統 3.1 節基本安裝步驟及以下說明,以 IMP-2 卡為例,圖 3-7.1 為 IMP-2之DAC 輸入系統連接圖。



附註:此圖以IMP-2任一軸為例,其他軸類推。(其中n=0~7)

圖 3-7.1

■ DACn 為第 n 組電壓輸出點,須外接至一組大於 2k ohms 之負載,可使 用電壓量測儀器對其兩端量測電壓輸出值。



- 3.7.2 測試
 - A、啟動電腦及執行測試程式。
 - B、確定運動控制卡之 Emergency Stop 輸入點不會動作。
 (參考 IMP-2 硬體使用手冊)
 - C、執行(Run),執行完了之後,量測各組 DAC 輸出電壓。
 - D、按 Stop(X)。
 - E、調整運動控制卡上各軸 offset 調整鈕,使各軸輸出量測值為0,方式如下
 - F、設定 DAC Output Value

→進入 DAC 顯示區(如圖 3-8.2 所示),將每個 DAC 調為 0V。

and IDDL Tester Program ¥.5.08	
Perameter IMP IDDL Test Environment Initial Run. X Close	Quit
Pulse Generator Encoder Posiotion Control [Digital to Analog Analog to Digital Local Input/Output Async RIO	
Channel Output Voltage Trigger Voltage	
DAC 1 0 0	
DAC 2 0 0	
DAC 3 0 0	
DAC 4 0 0	
DAC 5 0 0	
DAC 6 0	
DAC 7 0 0	

圖 3-7.2

G、執行,然後根據輸出電壓量測值,調整 DAC offset 調整鈕使其調為 0。 H、改變其他輸出值,輸出看看

→設定 DAC Output Value(進入 DAC 顯示區,將每個 DAC 調為 5V)。



第四章 參數設定與功能說明

4.1 主功能選項(請參考圖 4-1.1)



📸 IDDL Tester Program V.5.08							
<mark>/</mark> arame	imp IDDL	Test Environm	nent Initial	Run.	×	Close	Quit
Pulse Generator	Encoder Posiotion Cont	rol Digital to Analog Ana	log to Digital Local Input	Output Async RIC	2		
Channel	Target	Running	Stock	Pulse Counter			
PGE 0	0	0	0	0			
PGE 1	0	0	0	0			
PGE 2	0	0	0	0			
PGE 3	0	0	0	0			
PGE 4	0	0	0	0			
PGE 5				0			
PGE 6				0			
PGE 7			<u> </u>	U			

圖 4-1.1



4.2 System Parameter 功能選項

(1)Set Card Index(如圖 4-2.1 所示)

設定運動控制卡編號	,	範圍從	0~11 °
-----------	---	-----	--------

(1) Set Card Index

Parameter				
System PGE	ENC0/1/2/3 ENC4/5/07 PCL	DAC ADC LIO	LIO LED Trigger ARIO	1
System Cloc	k 100MHz -			
Card Index				
Base Addres	5			
Wait State	7			
IRQ Number	i 10 11			
IRQ Period	10			
				OK Cancel

圖 4-2.1



(2)System Clock 設定

IMP 系統時脈週期,預設為 100MHz。(如圖 4-2.2 所示)

(4)System Clock 設定

Parameter	
System PGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO LIO LED Trigger ARIO	
System Clock 100MHz	
Card Index	
Base Addres 0x240 -	
Wait State	
IRQ Number 3	
IRQ Period 10	
J	
	OK Cancel

圖 4-2.2

※ System 其餘選項皆為保留設定參數,不開放使用者更改設定。



4.3 PGE 主功能選項

(1)Set PGE Enable. (如圖4-3.1所示)

啟動各軸 PGE 脈波輸出功能。當欲開啟 PGE 輸出軸功能時,必須把該軸之 Enable 選取,而當任一軸之 Enable 被選取時,Enable PGE 必須同時被選取, PGE 脈波輸出功能才為有效。當 Enable PGE 未被選取,無論該軸 Enable 是否被選取,PGE 脈波輸出功能皆被關閉。

Enable PGE: PGE 功能開啟。

Enable :各軸 PGE 功能開啟。

(未勾選則 Format 設定為 None)

- (2)Set IPO Time.(請參考圖4-3.1所示)
 - 設定脈波輸出插值時間 IPO Time。
- (3)Set Minimum FIFO Stock Number.(請參考圖4-3.1所示)
 - 設定IPO FIFO中最小儲存筆數。搭配Interrupt設定,當IPO FIFO中命令儲存量小於最小儲存筆數時即發出中斷。

Min. Stock:設定IPO FIFO中最小儲存筆數。

(2) Set IPO Time	(3) Set Minimum FIFO Stock Number	(1)Set PGE Enable
Parameter		
System [PGE] ENC0/1/2/3 ENC4/5/6/7 PCL DA IPO Time 50 ms Min. Stock 10 Axis 0 Format CWACC Inverse A Inverse B Sw Pulse 1001 Time 10 Repeat Times I Axis 1	C ADC LIO LIO LED Trieger ARI Cycle Interrupt rep AB Enable 10 Reverse Axis 5	Inverse A T Inverse B Swap AB T Enable ime 10 Repeat Times 10 Reverse
Format CW/CC Inverse A Inverse A Sw Pulse 1001 Time 10 Repeat Times	AP AB FANDE V 10 Reverse V Pulse 1001 1	Inverse A I Inverse B Swap AB E Enable ime 10 Repeat Times 10 Reverse V
Format CW/CC Inverse A Inverse B Sw Pulse 1001 Time 10 Repeat Times	vap AB Enable Format CW/CC 10 Reverse Pulse 1001 1	Inverse A T Inverse B Swap AB Enable ime 10 Repeat Times 10 Reverse
Axis 3 Format CWACC Inverse A Inverse B Sw Pulse 1001 Time 10 Repeat Times	Axis 7 Format CW/CC 10 Reverse V Pulse 1001 1	Inverse A T Inverse B Swap AB Enable ime 10 Repeat Times 10 Reverse
		OK Cancel

圖4-3.1



(4)Set IPO Cycle Interruption. .(如圖 4-3.2 所示)

當使用者選取 Cycle Interrupt 時,則各軸將於每次消耗一筆命令後發出中斷通知 CPU。

	(4)Set IPO Cycle Interruption
arameter	
System FGE ENCO/1/2/3 ENC4/5/6/7 PCL DAC ADC 10 IPO Time 50 ms Min. Stock 10 Cycle Interrupt Axis 0 Format CW/CC Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Reverse V	LIO LED Trigger ARIO Enable PGE 🔽 Axis 4 Format CW/CC I Inverse A T Inverse B Swap AB T Enable 🟹 Pulse 1001 Time 10 Repeat Times 10 Reverse 🗸
Axis 1 Format CWACC I Inverse A I Inverse B Swap AB Enable V Pulse 1001 Time 10 Repeat Times 10 Reverse V	Axis 5 Format CW/CC Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse Repeat Times 10 Reverse Reverse R
Axis 2 Format CW/CC Inverse A Inverse B Swap AB Enable I Pulse 1001 Time 10 Repeat Times 10 Reverse I	Axis 6 Format CW/CC ▼ Inverse A Inverse B Swap AB Enable ▼ Pulse 1001 Time 10 Repeat Times 10 Reverse ▼
Axis 3 Format CWACC Inverse A Inverse B Swap AB Enable I Pulse 1001 Time 10 Repeat Times 10 Reverse I	Axis 7 Format CW/CC Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse V

圖 4-3.2



(5)Set PGE Pulse Format.(如圖 4-3.3 所示)

PGE 可設定不同的脈波輸出型式,包括 Pulse/Direction、CW/CCW、A/B 或 禁止輸出等。除此之外,亦可將輸出脈波之A, B相作交換或反相。 Inverse A:將A訊號反相。 Inverse B:將B訊號反相。

Swap AB:將A,B訊號交換。

Format:可以選擇輸出訊號為 A/B, CW/CCW, P/D, None。

	(5) Set PGE Pulse Format
Parameter	
System FGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC LIO I IPO Time 50 ms Min. Stock 10 Cycle Interrupt Axis 0 Format CW/CC Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse Format CW/CC I Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse Format I CW/CC I Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse Format I CW/CC I Inverse A Inverse B I Swap AB Enable Format I CW/CC I Inverse A I Inverse B I Swap AB Enable I I I I I I I I I I I I I I I I I I I	LIO LED Trigger ARIO Enable PGE Axis 4 Format CW/CC Pulse 1001 Time 10 Repeat Times 10 Reverse
Axis 1 Format CWACC Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse	Axis 5 Format CW/CC Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse
Axis 2 Format CW/CC Pulse Ioo1 Time Io Repeat Times Io Reverse Io	Axis 6 Format CW/CC Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse I
Axis 3 Format CWACC Inverse A Inverse B Swap AB Enable V Pulse 1001 Time 10 Repeat Times 10 Reverse V	Axis 7 Format CWACC Inverse A Inverse B Swap AB Enable Pulse 1001 Time 10 Repeat Times 10 Reverse
	OK Cancel

圖 4-3.3



(6)Set PGE Pulse Command.(如圖 4-3.4 所示)

Pulse:每筆命令送出的 pulse 量。

Times :命令筆數。

Repeat:重覆次數。

Reverse:是否要回轉。

(6)Set	PGE	Pulse	Command
(0)500	IUL	1 4150	Communa

Parameter
System FGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO LIO LED Trigger ARIO
IPO Time 50 ms Min. Stock 10 Cycle Lyterrupt 🗸 Enable PGE 🗸
Axis 0
Format CW/CC Inverse A Inverse B Swap A F Enable Format CW/CC Inverse A Inverse B Swap AB Enable F
Pulse 1001 Time 10 Repeat Times 10 Reverse 🗸 Pulse 1001 Time 10 Repeat Times 10 Reverse 🗸
Format CWACC Inverse A Inverse A Inverse A Inverse A Inverse A Inverse A Inverse B Swap AB Enable
Pulse 1001 Time 10 Repeat Times 10 Reveise V Pulse 1001 Time 10 Repeat Times 10 Reveise V
- Avie 7
Format CW/CC Inverse A Inverse B Swap AB Enable Format CW/CC Inverse A Inverse B Swap AB Enable Format
Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽 Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽
Axis 3
Format CW/CC Inverse A Inverse B Swap AB Enable Format CW/CC Inverse A Inverse B Swap AB Enable Format
Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽 Pulse 1001 Time 10 Repeat Times 10 Reverse 🔽
OK Cancel

圖 4-3.4



4.4 ENC 主功能選項

(1)Set ENCoder Start/Stop.(如圖 4.4-1 所示)

啟動 ENCoder 計數功能。如果有任何一組 ENCoder 被啟動則必須選取 Start Counter。

Start Counter: ENCoder 計數功能是否開啟。

(2)Set ENCoder Counter Input Format.(如圖 4-4.1 所示)

ENCoder Counter 可設定不同的輸入型式,包括 Pulse/Direction、CW/CCW、 A/B 或禁止輸出等。除此之外,亦可將輸入脈波之 A,B 相作交換或反相。 Inverse A:將 A 訊號反相。

Inverse B:將B訊號反相。

Inverse C:將C訊號反相。

Swap AB:將A,B訊號交換。

Format:可以選擇輸入訊號為 A/B, CW/CCW, P/D, None。

Rate:當Format選A/B時,可設定輸入之解碼倍率。

(2)Set	ENCoder Counter Input Format
Parameter	
System PGE ENCO/12/3 ENC4/5/6/7 PCL DAC LIO Channel 0 Format A/B Thiverse A Inverse B Inverse C Swep AB Rate X4 ECO EC1 EC2 EC3 EC4 EC5 EC6 EC7 Index Source III III IIIIIIIIIIIIIIIIIIIIIIIIIIII	LIO LED Trigger ARIO Channel 2 Format A/B Inverse A Inverse B Inverse C Swap AB Rate X4 ECO EC1 EC2 EC3 EC4 EC5 EC6 EC7 Index Source V C C C C C C C C C
Channel 1 Format A/B ▼ Inverse A ☐ Inverse B ☐ Inverse C ☐ Swap AB ☐ Rate X4 ▼ ECO EC1 EC2 EC3 EC4 EC5 EC6 EC7 Index Source ♥ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■ ■	Channel 3 Format A/B ▼ Inverse A □ Inverse B □ Inverse C □ Swap AB □ Rate X4 ▼ ECO EC1 EC2 EC3 EC4 EC5 EC6 EC7 Compare □ Index Source □ □ □ □ □ □ □ □ OTFO OTF3 OTF4 OTF7 Start Counter ▼ Extern Source □ □ □ □ □ □ □ □ OTN0 OTN3 OTN4 OTN7 □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □
	OK Cancel

圖 4-4.1



(3)Set Index Latch. .(如圖 4-4.2 所示)

ENCoder 任一組之 Index 訊號可用來觸發其他組之 ENCoder Counter Latch,其中

EC0~EC7:表示 ENCoder 第0組至第7組之 Index 訊號。

Repeat Trigger:如果選取則表示為連續觸發模式,否則為單次觸發。

舉例:以 Channel 0 為例,如圖 4-4.2 所示,選取 ECO,表示 ENCoder 0 的 index 訊號將 Latch Channel 0 的 Counter 數。其 Latch Counter 數值將顯示在 Encoder 的狀態列。

(3) Set Index Latch

Parameter	
System PGE ENCO/1727 ENC4/5/6/7 PCL DAC ADC LIO Channel D Format A/B Inverse A Verse B Inverse C Swap AB Rate X4 Index Source V C C Swap AB C Compare O OTPO OTP3 OTP4 OTP7 Start Counter V Extern Source C C C C C C C C C C C C C C C C C C C	LIO LED Trigger ARIO Channel 2 Format A/B - Inverse A Inverse B Inverse C Swap AB Rate X4 - ECO ECI EC2 EC3 EC4 EC5 EC6 EC7 Index Source V C C C C C C C C C
Channel 1 Format A/B Inverse A Inverse B Inverse C Swap AB Rate X4 ECO ECI EC2 EC3 EC4 EC5 EC6 EC7 Index Source V IN OTP3 OTP4 OTP7 Start Counter V Extern Source III III IIII OTP3 OTP4 OTP7 Repeat Trigger V Index Int Enable V Compare Int Enable V	Channel 3 Format A/B Inverse A Inverse B Inverse C Swap AB Rate X4 ECO EC1 EC2 EC3 EC4 EC5 EC6 EC7 Compare Index Source III IN OTP3 OTP4 IN OTP7 Start Counter III Extem Source IIII IIII OTP3 OTP4 IIIIIIIIIIIIIIIIIIIIIIIIIIIIIIIIIIII
	OK Cancel

圖 4-4.2



(4)Set General Input Latch.(如圖 4-4.3 所示)

ENCoder Counter Latch 功能除了可由 Index 作觸發外,亦可選擇由 OTP 之輸入點,OTN 之輸入點作觸發。其中:

OTP0~OTP7 : OTP 第0點及第7點輸入可為觸發源。

OTN 0~OTN7 : OTN 第0點及第7點輸入可為觸發源。

Repeat Trigger:如果選取則表示為連續觸發模式,否則為單次觸發。

舉例:以 Channel 0 為例,如圖 4-4.3 所示,選取 OTP0,表示 OTP0

的輸入訊號將 Latch Channel 0 的 Counter 數。

(4) Set Gener	al Input Latch
Parameter	
System PGE ENCO/172/3 ENC4/5/67 PCL DAC ADC LIO Channel0 Format A/B Inverse A Inverse B Inverse C Swap AB Rate X4 Index Source I C C EC1 EC2 EC3 EC4 EC5 EC6 EC7 Index Source I C C C C C C C C C C C C C C C C C C	LIO LED Trigger ARIO Channel 2 Format A/B Inverse A Inverse B Inverse C Swap AB Rate X4 ECO EC1 EC2 EC3 EC4 EC5 EC6 EC7 Index Source I I Inverse B Inverse C Swap AB Rate X4 Index Source I I Inverse B Inverse C INP Index Source I I Inverse B Inverse C INP Index Source I I Inverse B Inverse C INP Index Source I I Inverse B Inverse C INP OTPO OTP3 OTP4 OTP7 Start Counter I Extern Source I I Inverse B Inverse C I Inverse C I Inverse B I Inverse B I Inverse C I Inverse B I I Inverse B I I I Inverse B I I Inverse B I I I I I I I I I I I I I I I I I I
Channel 1 Format A/B ▼ Inverse A □ Inverse B □ Inverse C □ Swap AB □ Rate X4 ▼ ECO ECI EC2 EC3 EC4 EC5 EC6 EC7 Index Source □ □ □ □ □ □ □ □ □ □ □ OTPO OTP3 OTP4 OTP7 Start Counter ▼ Extern Source □ □ □ □ □ □ □ □ □ OTN0 OTN3 OTN4 OTN7 □ □ □ □ □ □ □ □ □ □ □ Repeat Trigger ▼ Index Int Enable ▼ Compare Int Enable ▼	Channel 3 Format A/B ▼ Inverse A □ Inverse B □ Inverse C □ Swap AB □ Rate X4 ▼ EC0 EC1 EC2 EC3 EC4 EC5 EC6 EC7 Compare □ Index Source □ □ □ □ □ □ □ □ □ OTP0 OTP3 OTP4 OTP7 Start Counter ▼ Extern Source □ □ □ □ □ □ □ □ OTN0 OTN3 OTN4 OTN7 □ □ □ □ □ □ □ □ □ □ □ Repeat Trigger ▼ Index Int Enable ▼ Compare Int Enable ▼
	OK Cancel

圖 4-4.3



(4)Set ENCoder Counter Compared Value.(如圖 4-4.4 所示)

設定 ENCoder Counter 比較值。配合 Compare int Enable 選項,當

ENCoder Counter 達到比較值時,即發出中斷通知 CPU。

除此之外, ENCoder Compare 功能亦可用來觸發自動載入 DAC

輸出及 LIO LED 輸出功能,請參考 4.8(5)。

Compare: ENCoder Counter 比較值。

業技術研究院

Industrial Technology Research Institute

Т

Compare Int Enable: Compare Interruption 功能是否開啟。

(4) Set ENCoder Counter Compared Value

Channel 0	Channel 2
Format A/B Inverse A Inverse B Inverse C Swap AB Rate X4 - ECO EC1 EC2 EC3 EC4 EC5 EC6 EC7	Format A/B Inverse A Inverse B Inverse C Swap AB Rate X4 EC0 EC1 EC2 EC3 EC4 EC5 EC6 EC7
Compare O OTPO OTP3 OTP4 OTP7 Start Counter IV Extern Source IV	Compare O OTPO OTP3 OTP4 OTP7 Start Counter V Extern Source V V V
	OTNO OTN3 OTN4 OTN7
Repeat Ingger	Repeat Ingger Index int Enable Compare inf Enable
Channel I	Channel 3 Format A/B Inverse A Inverse B Inverse C Swap AB
Rate X4 T ECO ECI EC2 EC3 EC4 EC5 EC6 EC7 Index Source V I I I I I I I I I I I I I I I I I I	Rate X4 T ECO ECI EC2 EC3 EC4 EC5 EC6 EC7 Index Source F F F F F F
Start Counter Extern Source	Start Counter 🔽 Extern Source
ОТN0 ОТN3 ОТN4 ОТN7 ГГГГГГГГ	ОТN0 ОТN3 ОТN4 ОТN7 ГГГГГГГГ
Repeat Trigger $ \overline{\boldsymbol{ \varphi}} \qquad$ Index Int Enable $ \overline{\boldsymbol{ \varphi}} \qquad$ Compare Int Enable $ \overline{\boldsymbol{ \varphi}} \qquad$	Repeat Trigger 🔽 🛛 Index Int Enable 🔽 Compare Int Enable 🔽

圖 4-4.4



(5) Set ENCoder Index Interruption (如圖 4.4-5 所示)

啟動 ENCoder Index Interruption 功能。如果該組 ENCoder Index 訊號產生時,即發出中斷通知 CPU。

Index Int Enable: ENCoder Index Interruption 是否開啟。

	(5) Set ENCoder Index Interruption
Parameter	
System FGE ENCO/1/2/3] ENC4/5/6/7 PCL DAC ADC LI Channel 0 Format A/B - Inverse A Inverse B Inverse C Swap AB Rate X4 - ECO EC1 EC2 EC3 EC4 EC5 EC6 E Compare 0 OTP0 OTP3 OTP4 OT Start Counter Extern Source	0 LIO LED Trigger ARIO Channel 2 Format AB Inverse A Inverse B Inverse C Swep AB C7 Rate X4 EC0 EC1 EC2 EC3 EC4 EC5 EC6 EC7 Inverse 0 Inverse Invers
Channel 1 Format A/B ▼ Inverse A □ Inverse B □ Inverse C □ Swap AB Rate X4 ▼ ECO EC1 EC2 EC3 EC4 EC5 EC6 E Compare □ 0TP0 OTP3 OTP4 OT Start Counter ▼ Extern Source □ □ □ □ □ □ □ □ OTN0 OTN3 OTN4 OT Repeat Trigger ▼ Index Int Enable ▼ Compare Int Enable	Channel 3 Format A/B ▼ Inverse A □ Inverse B □ Inverse C □ Swap AB □ Rate X4 ▼ EC0 EC1 EC2 EC3 EC4 EC5 EC6 EC7 Index Source □ □ □ □ □ □ □ □ □ Compare □ 0 0TP0 OTP3 OTP4 OTP7 Start Counter ♥ Extern Source □ □ □ □ □ □ □ □ □ NT7 OTN0 OTN3 OTN4 OTN7 ■ ■ ■ ■ ■ ■ ■ ■ ■ Repeat Trigger ♥ Index Int Enable ♥ Compare Int Enable ♥
	OK Cancel

圖 4-4.5

(1) Set PCL Enable



4.5 PCL 主功能選項

(1) Set PCL Enable(如圖 4-5.1 所示)

啟動各軸PCL控制功能。當欲開啟PCL控制功能時,必須把該軸之Enable 選取,而當任一軸之Enable被選取時,Enable PCL必須同時被選取,PCL 控制功能才為有效。當Enable PCL未被選取時,無論該軸Enable是否被 選取,PCL 控制功能皆被關閉。使用PCL硬體閉迴路功能時,需同時設定 PGE功能選項,ENC功能選項及DAC功能選項。詳細參數設定請參考4.3、 4.4及4.8各節設定與說明。

Enable PCL: PCL 輸出功能開啟。

Enable :各軸 PCL 功能開啟。

Parameter	
System PGE ENCO/1/2/3 ENC4/5457 PCL DAC ADC LIO	LIO LED Trigger ARIO
Enable PCL	
Axis 0	Axis 4
P Gain 40 I Gain 0 D Gain 0 FF Gain 0	P Gain 40 I Gain D Gain FF Gain 0
Clear 🔽 Enable 🔽 TDivider 20 DDivider 20	Clear 🔽 Enable 🔽 I Divider 20 D Divider 20
Plus O.V. Int 🔽 Minus O.V. Int 🔽 O.V. Threshold 32767	Plus O.V. Int 🔽 Minus O.V. Int 🔽 O.V. Threshold 32767
- Axis 1	Axis 5
P Gain 40 I Gain 0 D Gain 0 FF Gain 0	P Gain 40 I Gain D D Gain FF Gain 0
Clear 🔽 Enable 🔽 I Divider 20 D Divider 20	Clear 🔽 Enable 🔽 I Divider 20 D Divider 20
Plus O.V. Int 🔽 Minus O.V. Int 🔽 O.V. Threshold	Plus O.V. Int 🔽 Minus O.V. Int 🔽 O.V. Threshold 32767
Axis 2	Axis 6
P Gain 40 I Gain 0 D Gain 0 FF Gain 0	P Gain 40 I Gain 0 D Gain 0 FF Gain 0
Clear 🔽 Enable 🔽 I Divider 20 D Divider 20	Clear 🔽 Enable 🔽 I Divider 20 D Divider 20
Plus O.V. Int 🔽 Minus O.V. Int 🔽 O.V. Threshold	Plus O.V. Int 🔽 Minus O.V. Int 🔽 O.V. Threshold 32767
- Axis 3	_Axis 7
P Gain 40 I Gain 0 D Gain 0 FF Gain 0	P Gain 40 I Gain 0 D Gain 0 FF Gain 0
Clear 🔽 Enable 🔽 I Divider 20 D Divider 20	Clear 🔽 Enable 🔽 I Divider 20 D Divider 20
Plus O.V. Int 🔽 Minus O.V. Int 🔽 O.V. Threshold	Plus O.V. Int 🔽 Minus O.V. Int 🔽 O.V. Threshold 32767
	OK Cancel

圖 4-5.1





(2)Set Close Loop Gain(如圖 4.5-2 所示) 閉迴路增益值的設定共有六個參數, P gain:倍率增益。
I gain:積分增益。
D gain:微分增益。
FF gain:前饋增益。
I Divider:積分器取樣週期設定。
D Divider:微分器取樣週期設定。

					(2	2)Set Clo	se Loop	Gain	
ameter					\square				
ystem PGE	ENC0/1/2/3	ENC4/5/6/7 [PCL	DAC ADC	140	LIO LED Trigger	ARIO			
Enable PCL 🔽	i.		/						
Axis 0					Axis 4				
P Gain 40	I Gain	0 D Gain 0	FF Gain		P Gain 40	I Gain 0	D Gain 0	FF Gain	0
Clear 🔽	Enable 🔽	I Divider 20	– D Divider	20	S Clear 🔽	Enable 🔽 I	Divider 20	D Divider	20
Plus	0.V. Int 🔽	Minus O.V. Int 🔽	O.V. Threshold	32767	Plus	sO.V. Int 🔽 Min	us O.V. Int 🔽	O.V. Threshold	32767
Axis 1					- Axis 5				
P Gain 40	I Gain	0 D Gain 0	FF Gain	0	P Gain 40	I Gain 0	D Gain 0	FF Gain	0
Clear 🔽	Enable 🔽	I Divider 20	- D Divider	20	Clear 🔽	Enable 🔽 I	Divider 20	D Divider	20
Plus	0.V. Int 🔽	Minus O.V. Int 🔽	O.V. Threshold	32767	Plus	0.V. Int 🔽 Min	us O.V. Int 🔽	O.V. Threshold	32767
Axis 2					Ахіз б				
P Gain 40	I Gain	0 D Gain 0	FF Gain	0	P Gain 40	I Gain 0	D Gain 0	FF Gain	0
Clear 🔽	Enable 🔽	I Divider 20	– D Divider	20	Clear 🔽	Enable 🔽 I	Divider 20	- D Divider	20
Plus	0.V. Int 🔽	Minus O.V. Int 🔽	O.V. Threshold	32767	Plus	s O.V. Int 🔽 Min	us O.V. Int 🔽	O.V. Threshold	32767
Axis 3					Axis 7				
P Gain 40	I Gain	D Gain 0	FF Gain	0	P Gain 40	I Gain 0	D Gain 0	FF Gain	0
Clear 🔽	Enable 🔽	I Divider 20	D Divider	20	Clear 🔽	Enable 🔽 I	Divider 20	D Divider	20
Plus	0.V. Int 🔽	Minus O.V. Int 🔽	O.V. Threshold	32767	Plus	0.V. Int 🔽 Min	us O.V. Int 🔽	O.V. Threshold	32767

圖 4-5.2



(3) Set Overflow Interruption.(如圖 4-5.3 所示) Error Counter 超過門檻值時,將產生一個中斷,通知 CPU。 O.V.Threshold: Error Counter 溢位的門檻值。 Plus O.V.Int: 超過正值 O.V.Threshold 時,將產生一個中斷,通知 CPU。 Minus O.V.Int: 超過負值 O.V.Threshold 時,將產生一個中斷,通知 CPU。 (4) Set Error Counter Clear.(如圖 4-5.3 所示) 清除各軸之 Error Counter 值, 並解除 Error Counter 溢位狀態, 本設定於 程式執行時會先清除 Error Counter 值。 Clear:清除各軸之 Error Counter 值的功能。 (3) Set Overflow Interruption (4) Set Error Counter Clear Parameter System | PGE | ENCO11/2/3 | ENC4/5/6/7 [PCL | DAC | ADC | LIO LIO LED Trigger | ARIO | Enable PCL 🔽 Axis 0 Axis 4 P Gain 40 P Gain 40 I Gain 0 I Gain 0 FF Gain 0 D Gain 0 D Gain 0 FF Gain 0 D Divider 20 D Divider 20 Clear 🔽 Enable 🔽 I Divider 20 Enable 🔽 I Divider 20 Clear 🔽 O.V. Threshold 32767 O.V. Threshold 32767 Plus O.V. Int 🔽 Minus O.V. Int 🔽 Plus O.V. Int 🔽 Minus O.V. Int 🔽 Axis 1 Axis 5 P Gain 40 P Gain 40 I Gain 0 D Gain FF Gain 0 I Gain 0 D Gain FF Gain Enable 🔽 I Divider 20 D Divider 20 D Divider 20 Clear 🔽 Clear 🔽 Enable 🔽 I Divider 20 O.V. Threshold 32767 O.V. Threshold 32767 Plus O.V. Int 🔽 Minus O.V. Int 🔽 Plus O.V. Int 🔽 Minus O.V. Int 🔽 Axis 2 Axis 6 P Gain 40 P Gain 40 I Gain 0 I Gain 0 D Gain D Gain FF Gain 0 FF Gain I Divider 20 D Divider 20 Clear 🔽 Enable 🔽 I Divider 20 D Divider 20 Clear 🔽 Enable 🔽 O.V. Threshold 32767 O.V. Threshold 32767 Plus O.V. Int 🔽 Minus O.V. Int 🔽 Plus O.V. Int 🔽 Minus O.V. Int 🔽 Axis 3 Axis 7 P Gain 40 P Gain 40 I Gain 0 D Gain 0 FF Gain I Gain 0 D Gain 0 FF Gain 0 Clear 🔽 Enable 🔽 D Divider 20 Clear 🔽 Enable 🔽 I Divider 20 D Divider 20 I Divider 20 O.V. Threshold 32767 O.V. Threshold 32767 Plus O.V. Int 🔽 Minus O.V. Int 🔽 Plus O.V. Int 🔽 Minus O.V. Int 🔽 OK Cancel

圖 4-5.3



4.6 LIO 功能選項

(1)Set Local Digital Output Enable.(如圖 4-6.1 所示)

規劃近端輸出入點 HOM 0~HOM 7、OTP 0~OTP 7、OTN 0~OTN 7 的輸出 功能為開啟或關閉,其預設狀態為輸出功能關閉。當不勾選 Output Enable 時,代表此點為輸入點,則輸入狀態可由軟體讀回。當勾選 Output Enable 時,代表此點為輸出點,請搭配硬體模組實際接線。

(請參考 IMP-2 硬體使用手冊)

規劃近端輸出入點 SVO 0~SVO 7、LED 0~LED 7 的輸出功能為開啟或關 閉,其預設狀態為輸出功能開啟。當不勾選 Output Enable 時,代表此點為 輸入點,則輸入狀態可由軟體讀回。當勾選 Output Enable 時,代表此點為 輸出點,請搭配硬體模組實際接線。(請參考 IMP-2 硬體使用手冊) Output Enable :輸出功能是否開啟。

							(1)Se	t Local	Digital	Outpu	ıt Enable
ieter						L				/	
tem PGE	ENC0/1/2	/3 ENC4/5/6	7 PCL	DAC A	DC LIO	LIO LE	D Trigger A	R IO	/		
Home	HOM0	HOM1	HOM2	HOM3	HOM4	HOM5	ОМб	HOM7			
Output Enab	le L2H		□ □	□	□ □	□		▼ L2H	a /		
-Positive Ove	r Travel —										
Output Enab	OTPO le 「	OTP1	OTP2	OTP3	otp4	OTP5	OTP6	OTP7			
Trigger Mod	e L2H	▼ L2H	▼ L2H	▼ L2H	▼ L2H	▼ L2H	▼ L2H	• L2H	·/		
- Negative Ov	er Travel OTNO	OTN1	OTN2	OTN3	OTN4	OTN5	OTN6	OTN7	/		
Output Enab Trigger Mod	le L2H	▼ L2H	▼ L2H	▼ L2H	• L2H	• L2H	▼ L2H	• L2H	·		
Servo	SAOU	S¥01	SVO2	SVO3	SVO4	SV05	SA00	SV07			
Output Enab	le 🔽	V	N	V	v	•	V		-1		
Trigger Mod	e INONE	VINUNE.	* NONE	- INONE	V NUNE	INONE	▼ NONE	NONE Y	<u>د</u>		
Out-ut E	LEDO	LED1	LED2	LED3	LED4	LED5	LED6	LED7			
Trigger Mod	e NONE	• NONE	• NONE	- NONE	- NONE	· NONE	· NONE	NONE	-		
-									T.	ОК	Cancel

圖 4-6.1



(2)Set Interruption Control.(如圖 4-6.2 所示)

近端輸入點 HOM 0~HOM 7、OTP 0~OTP 7、OTN 0~OTN 7 具有可規劃中 斷功能。中斷觸發可設定為上升緣觸發(L2H),或下降緣觸發(H2L)或是輸 入轉態觸發(LEVEL),不發生中斷(NONE)等四種。

近端輸出點 SVO 0~SVO 7、LED 0~LED 7 不具有可規劃中斷功能。

	(2)Set Interruption Control
meter	
stem PGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO LIO LED Trigger A	ARIO
HOM0 HOM1 HOM2 HOM3 HOM4 HOM5 HOM6 Output Enable	
Positive Over Travel OTP0 OTP1 OTP2 OTP3 OTP4 OTP5 OTP6 Output Enable	OTP7
Trigger Mode L2H V L2H V L2H V L2H V L2H V L2H V L2H	▼ L2H ₽
OTNO OTN1 OTN2 OTN3 OTN4 OTN5 OTN6 Output Enable Image: Constraint of the second se	OTN7
Servo SW00 SW01 SW02 SW03 SW04 SW05 SW06	SW07
Output Enable Image: Constraint of the state of the s	E NONE
LED LED0 LED1 LED2 LED3 LED4 LED5 LED6	LED7
Output Enable Image: Contract of the state	
	OK Cancel

圖 4-6.2



(3) ENCoder Trigger LIO LED Enable .(如圖 4-6.3 所示)

當 ENCoder Counter 到達 Compare Value 時(請參考 4.4.4 節)

,將會觸發 LIO LED 導通或者熄滅。

Trigger Enable:選擇是否開啟 LED0~LED7 Trigger Output 功能。

(4) Set ENCoder Trigger LIO LED Source. .(如圖 4-6.3 所示)

搭配 4.6.3 節,選擇 ENCoder Compare 觸發來源。

ENC0~ENC7: 第0組到第7組 ENCoder Compare 來源。

				(3) EN	Coder Trig	ger LIO L	ED Enable			
Parameter										
System PGE ENCO/1	/2/3 ENC4/5/6/	7 PCL DAC	ADC LIO LIOL	ED Trigger ARIO	1					
LED Trigger		¥								
Irigger Enable		ED2 LED3 LED4	LED5 LED6 LED	LED Trigger P	'eriod					
Trigger Output Value		ম ম								
ED0 Trigger Source	LED1 Trigger – Source	LED2 Trigger	LED3 Trigger Source	LED4 Trigger	LED5 Trigger Source	LED6 Trigger Source	LED7 Trigger			
ENCO 💌	ENCO 🗆	ENCO 🗆	ENCO 🗆	ENCO 🗆	ENCO I	ENCO 🗆	ENCO 🗆			
ENC1	ENC1 🗵	ENC1	ENC1	ENC1	ENC1	ENC1	ENC1			
ENC2	ENC2	ENC2 🗵	ENC2	ENC2	ENC2	ENC2	ENC2			
ENC3 🗖	ENC3 🗆	ENC3	ENC3 🗹	ENC3 🗖	ENC3	ENC3 🗆	ENC3			
ENC4	ENC4 🗆	ENC4	ENC4	ENC4	ENC4	ENC4	ENC4			
ENC5 🗖	ENC5 🗆	ENC5 🗆	ENC5 🗂	ENC5 🗔	ENC5 🔽	ENC5 🗆	ENC5			
ENC6	ENC6 🗆	ENC6 🗆	ENC6 🗆	ENC6 🗆	ENC6 🗔	ENC6 🕅	ENC6			
ENC7	ENC7	ENC7	ENC7	ENC7	ENC7	ENC7 🗆	ENC7 🔽			
	(4) Set ENCoder Trigger LIO LED Source									
						OK	Cancel			

圖 4-6.3



- (5) Set ENCoder Trigger LIO LED Output Value.(如圖 4-6.4 所示)
 - 當 ENCoder Counter 到達 Compare Value 時(請參考 4.4.4 節),
 - 指定 Trigger Enable (請參考 4.6.3 節)的 LED 的工作型態為導通或者熄滅。

(5) Set ENCoder Trigger LIO LED Output Value										
Parameter										
System PGE ENC0/1/2/3 ENC4/5/6/7 PC	CL DAC ADC LIO	LIO LED Trigger ARIO								
Trigger Enable			100							
Ingger Uutput Value 🖌 🧗	In In I	14								
LED0 Trigger LED1 Trigger LED Source Source Sou	D2 Trigger LED3 Trigge urce Source	er LED4 Trigger Source	LED5 Trigger	LED6 Trigger Source	LED7 Trigger - Source					
	NCO TENCO T	ENCO 🗆	ENCO 🗆	ENCO 🗆	ENCO 🗆					
ENCI ENCI EI	NC1 🗆 ENC1 🗆	ENC1	ENC1	ENC1	ENC1					
ENC2 ENC2 ENC2	NC2 🕅 ENC2 🗆	ENC2	ENC2	ENC2	ENC2					
ENC3 ENC3 ENC3 ENC3	NC3 🗆 🛛 ENC3 🖂	ENC3	ENC3	ENC3	ENC3					
ENC4 ENC4 ENC4 ENC4	NC4 🗆 🛛 ENC4 🗖	ENC4 🗹	ENC4	ENC4	ENC4					
	NC5 T ENC5 T	ENC5	ENC5 🔽	ENC5 🗆	ENC5					
	NC6 🗆 🛛 ENC6 🗖	ENC6	ENC6	ENC6 🖂	ENC6 🗆					
	NC7 C ENC7 C	ENC7	ENC7	ENC7	ENC7 🗵					
				OK	Cancel					

圖 4-6.4



4.7 ARIO 主功能選項

(1)Set ARIO Slave Node Enable.(如圖 4-7.1 所示)

IMP-2 可接 1 組 ARIO,各組 ARIO 可串接另一組 ARIO,最大可連續串接 32 組 ARIO,每組 ARIO 有 16 個輸入點及 16 點輸出點,所以最大可擴充 至讀取 512 點輸入點及輸出 512 點輸出點。 (請參考 IMP_Async.RIO 硬體使用手冊)

- (2)Set ARIO Transmission Rate. (如圖 4-7.1 所示)
 設定 IMP-2 傳輸速率,需注意 IMP-2 與 ARIO 須設定相同傳輸速率。
 目前 ARIO 預設為 0.195Mbps。(請參考 IMP_Async.RIO 硬體使用手冊)
- (3)Set ARIO Node to Node Delay Time. (如圖 4-7.1 所示) 設定各組 ARIO 之間的傳輸延遲時間。

	(1) Set ARIO Slave Node Enable	
Param	nefer	
Syste	PGE ENCO/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO LIO LED Trigger ARIO (2) Set ARIO Transmission Rate Node to Node US (3) Set ARIO Node to Node Delay Time	
	OK	Cancel

圖 4-7.1



4.8 DAC 主功能選項

(1)Set DAC Output Value. .(如圖 4-8.1 所示)

DAC 的輸出值可以為鋸齒波(如圖 4-8.1 所示)的方式輸出,設定方式如下圖 4-8.2 所示。使用者可輸出一固定電壓值,設定時利用滑鼠調整各軸的輸出 電壓值。

Voltage





🕈 IDDL Tester Program			
Perameter IMP IDDL Test Environment Initial Run. X Close Quit			
Pulse Generator Encoder Posiotion Control Digital to Analog Analog to Digital Local Input/Output Async RID			
Channel Output Voltage Trigger Voltage			
DAC 0 0			
DAC1 0			
DAC 2 0 0			
DAC 3 0 0			
DAC 4 0 0			
DAC 5 0 0			
DAC 6 0 0			
DAC 7 0 0			



(2)Set DAC Enable.(如圖 4-8.3 所示)

啟動各軸 DAC 輸出功能。當欲開啟 DAC 輸出功能時,必須把該軸之 Enable 選取,而當任一軸之 Enable 被選取時,Enable All 必須同時被選 取。DAC 控制功能才為有效。當 Enable All 未被選取時,無論該軸 Enable 是否被選取,DAC 輸出功能皆被關閉。

Enable All: DAC 功能開啟。

Enable : 該軸 DAC 功能開啟。

(3)Set DAC Source Selection.(如圖 4-8.3 所示)

當 Mode 為 SW(DAC)時,輸出電壓命令由軟體直接規劃。 可在 Voltage 填入輸出電壓值。(或利用滑鼠拖曳調整各軸輸出電壓值) 當 Mode 為 HW(PCL)時,輸出電壓命令由硬體閉迴路(PCL)自動產生。 注意!DAC 自動輸出功能僅當 Source 選擇 SW(DAC)時有效。 Mode:選擇 SW(DAC)或 HW (PCL) Voltage:輸出電壓值。

(4)Set DAC Compare Trigger Value(如圖 4-8.3 所示)

預設 DAC Compare Trigger 輸出電壓值功能,當 ENC 中 Compare Trigger 條件成立(參考 4.9.5 Set ENCoder Trigger DAC Source 節),並已開啟 DAC 自動輸出預設值功能,也就是 Mode 選擇 SW(DAC)時,硬體將自動輸出 Trigger 電壓值。



(2)Set DAC Enable	(3)Set DAC Source Selection
Parameter	
System PGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO Enable All Channel 0 Enable Trigger Voltage Voltage Mode SW(DAC) Encoder Compare Channel 0 ~ 7 HW(PCL) Trigger Source	LIOZED Trigger ARIO Channel 4 Enable Voltage Voltage Mode SW(DAC) Encoder Compare Channel 0 ~ 7 Trigger Source V Voltage V V V V V V V V V V V V V V V V V V V
Channel 1 Enable 🔽 Trigger Voltage 0 Voltage 0 Mode SW(DAC) - Encoder Covenare Channel 0 ~ 7 Trigger Source 🔽 🔽 (4) Set DAC Compare	Channel 5 Enable Trigger Voltage Voltage Mode SW(DAC) • Encoder Compare Channel 0 ~ 7 re Trigger Value
Channel 2 Enable 🖾 Trigger Voltage 0 Voltage 0 Mode SW(DAC) - Encoder Compare Channel 0 ~ 7 Trigger Source	Enable Trigger Voltage Voltage Mode SW(DAC) Encoder Compare Channel 0 ~ 7 Trigger Source
Channel 3 Enable 🔽 Trigger Voltage 0 Voltage 0 Mode SW(DAC) - Encoder Compare Channel 0 ~ 7 Trigger Source 7 7	Channel 7 Enable ☞ Trigger Voltage 0 Voltage 0 Mode SW(DAC) ▼ Encoder Compare Channel 0 ~ 7 Trigger Source □ □ □ □ □ □ □ □ □
	OK Cancel

圖 4-8.3



(5)Set ENCoder Trigger DAC Source (如圖 4-8.4 所示)

選擇 ENCoder 任一組之比較器中斷輸出為 DAC 的自動輸出電壓值觸發源。

ENC Compare Channel 0 ~ ENC Compare Channel 7 :

ENCoder 第0組至第7組之比較器觸發功能輸入。

舉例:當選擇 Encoder Compare Channel 0 時,代表第 0 軸的 Encoder 值到達 Compare Value 時,將會觸發 DAC 送出 Trigger Voltage。 注意:此時 DAC Mode 需選擇 SW(DAC)

Г

	(5)Set ENCoder Trigger DAC Source
Parameter	
System PGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC LIO Enable All 🔽	LIO LED Trigger ARIO
Channel 0	Channel 4
Enable ↓ Trigger Voltage 0 ↓ Veffage 0 Mode SW(DAC) ↓	Enable 🔽 Trigger Voltage 0 Voltage 0 Mode SW(DAC) -
Encoder Compare Channel 0 ~ 7	Encoder Compare Channel 0 ~ 7
Trigger Source ↓ ↓ ↓ ↓	Trigger Source 7 7
Channel 1	Channel 5
Enable 🔽 Trigger Voltage 🔍 Voltage 🔍 Mode SW(DAC) 🗨	Enable ☞ Trigger Voltage 0 Voltage 0 Mode SW(DAC) ▼
Encoder Compare Channel 0 ~ 7	Encoder Compare Channel 0 ~7
Trigger Source 🔽 🔽 🔽 🔽	Trigger Source □ □ □ □ □ □ □ □ □
Channel 2	Channel 6
Enable 🔽 Trigger Voltage 0 Voltage 0 Mode SW(DAC) -	Enable ☞ Trigger Voltage 0 Voltage 0 Mode SW(DAC) ▼
Encoder Compare Channel 0 ~ 7	Encoder Compare Channel 0 ~7
Trigger Source 🔽 🔽 🔽 🔽	Trigger Source □ □ □ □ □ □ □ □ □
Channel 3	Channel 7
Enable 🔽 Trigger Voltage 0 Voltage 0 Mode SW(DAC) -	Enable 🔽 Trigger Voltage 0 Voltage 0 Mode SW(DAC) -
Encoder Compare Channel 0 ~ 7	Encoder Compare Channel 0 ~ 7
Trigger Source 🗖 🎵 🔽 🔽 🗖	Trigger Source 7 7 7 7
	OK Cencel

圖 4-8.4

٦



4.9 ADC 主功能選項

(1)Set ADC Enable (如圖4-9.1所示)

啟動各軸 ADC 輸出功能。當欲開啟 ADC 輸出軸功能時,必須把該軸之 Enable 選取,而當任一軸之輸出功能被選取時,Enable All 必須同時被選 取,ADC 輸出功能才為有效。當 Enable All 未被選取時,無論該軸 Enable 是否被選取,ADC 輸出功能皆被關閉。

Г

Enable All: ADC 功能開啟。

Enable : 該軸 ADC 功能開啟。

	(1)Set ADC Enable	
1		

ameter			
ystem PGE ENCO/1/2/3 ENC	15167 PCL DAC ADC LIO	LIO LED Trigger ARIO	
Enable All 🔽 Converter Mode	Bip/Sing -		
Channel 0		Channel 4	
Compare Int 🦵 Compare Voltag	Compare Mode NONE 💌	Compare Int 🖵 Compare Voltage 🛛	Compare Mode NONE 💌
Enable 🔽		Enable 🔽	
Channel 1		Channel 5	
Compare Int 🥅 Compare Voltage	Compare Mode NONE -	Compare Int 🔽 Compare Voltage 🛛	Compare Mode NONE 💌
Enable 🔽		Enable 🔽	
Channel 2		Channel 6	
Compare Int 🦵 Compare Voltag	Compare Mode NONE 💌	Compare Int 🔽 Compare Voltage 🛛	Compare Mode NONE 💌
Enable 🔽		Enable 🔽	
Channel 3		Channel 7	
Compare Int 🦵 Compare Voltage	Compare Mode NONE -	Compare Int Compare Voltage	Compare Mode NONE 💌
Enable 🔽		Enable 🔽	
			OK Cancel

圖4-9.1



(2)Set Converter Mode.(如圖 4-9.2 所示) ADC 電壓輸入範圍有兩種: Bipolar mode : $-5V \sim 5V$ Unipolar mode : $0V \sim 10V$ 說明:請根據輸入電壓範圍選定一個 MODE 分別指定給硬體電路板及軟 體,硬體部份設定請參考 IMP 硬體使用手冊。 (註:當使用 ADC 之任一功能,本項都要設定,且八個 CH 都要選同 一種模式)

俚供八	

System PGE ENCO/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO	LIO LED Trigger ARIO
Enable All Converter Mode Bip/Sing Channel O	Channel 4
Compare Int Compare Voltage O Compare Mode NONE	Compare Int Compare Voltage Compare Mode NONE
Channel 1	Channel 5
Compare Int T Compare Voltage Compare Mode NONE Enable	Compare Int Compare Voltage Compare Mode NONE
Channel 2	Channel 6
Compare Int Compare Voltage Compare Mode NONE	Compare Int Compare Voltage Compare Mode NONE
Enable V	Enable V
Channel 3 Compare Int T Compare Voltage C Compare Mode NONE Enable V	Channel 7 Compare Int Compare Voltage Compare Mode NONE



(3)Set ADC Compare Value.(如圖 4-9.3 所示)

設定一個比較值以供 ADC 比較器之用,並可設定當比較條件成立時是否發出中斷通知 CPU,每 Channel 都有一個比較器,每個比較器都可設定是否產生中斷。

Compare Voltage:設定輸入電壓的 Compare Value。

(範圍需參考 Converter Mode)。

Compare Int : 設定當輸入電壓達到 Compare Voltage 時,是否產生 中斷,通知 CPU。

Compare Mode : 中斷觸發可設定為上升緣觸發(L2H),下降緣觸發(H2L) 輸入轉態觸發(LEVEL),或是不發生中斷(NONE)等四 種。

(2) Sat ADC Compara Valua

	(5) Set ADC Compare value
Parameter	
System PGE ENC0/1/2/3 ENC4/5/6/7 PCL DAC ADC LIO Enable All I Converter Mode Environment Channel 0 Compare Int Compare Voltage 0 Compare Mode NONE Enable I	LIO LED Trigger ARIO Channel 4 Compare Int Compare Voltage Compare Mode NONE Enable V
Channel 1 Compare Int Compare Voltage Compare Mode NONE	Channel 5 Compare Int Compare Voltage Compare Mode NONE Enable
Channel 2 Compare Int Compare Voltage Compare Mode NONE	Channel 6 Compare Int Compare Voltage Compare Mode NONE Enable
Channel 3 Compare Int Compare Voltage Compare Mode NONE - Enable 🗸	Channel 7 Compare Int Compare Voltage Compare Mode NONE Enable 🔽
<u>1</u> 2	OK Cancel

圖 4-9.3



Revision History

日期	版本	修改內容
2012/05/10	1.00	第一版